

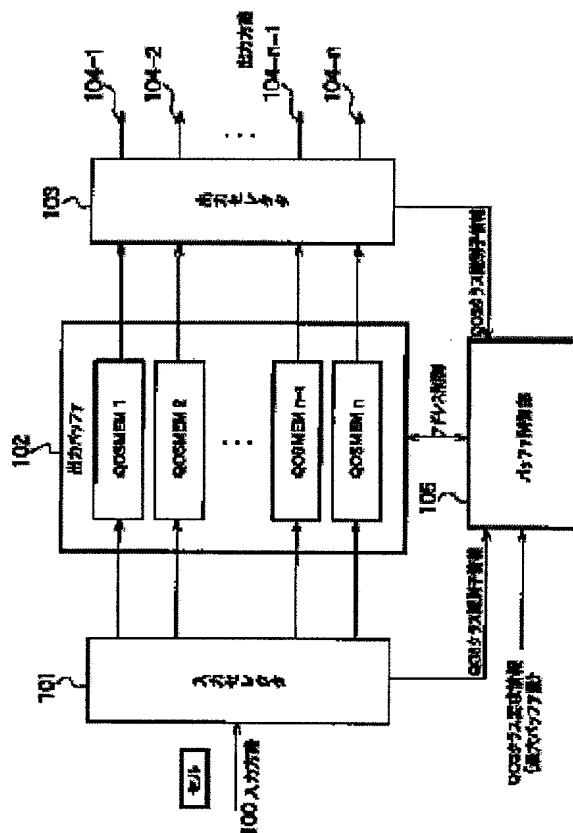
MULTIPLEXING/DEMULTIPLEXING DEVICE

Publication number: JP2000201150
Publication date: 2000-07-18
Inventor: TSUCHIDA TOMOHIRO
Applicant: OKI ELECTRIC IND CO LTD
Classification:
 - International: **H04L 12/28; H04L 12/28; (IPC1-7): H04L 12/28**
 - European:
Application number: JP19990000295 19990105
Priority number(s): JP19990000295 19990105

Report a data error here

Abstract of JP2000201150

PROBLEM TO BE SOLVED: To obtain a multiplexing/demultiplexing device reduced at its constituent hardware and capable of flexibly adapting to a change in the sorts of service to be guaranteed. **SOLUTION:** The multiplexing/demultiplexing device for multiplexing/ demultiplexing cells arriving from an ATM network for guaranteeing quality of service(QoS) for plural prescribed classes in each QoS class distributes the using areas of respective QoS classes in an output buffer 102 based on the capacity of maximum queue length of each QoS class to be guaranteed. In the case of changing the contents of respective QoS classes, their using areas are redistributed, based on the changed contents of the QoS classes. A buffer control parts 105 outputs the write and read addresses of arriving cells, based on the using areas of respective distributed QoS classes. An output buffer 102 buffers the arriving cells of all QoS classes to be guaranteed in common, based on the addresses outputted from the control part 105.



Data supplied from the esp@cenet database - Worldwide

Partial English translation of JP 2000-201150 A

[0013] (A) Configuration Description

FIG. 1 is a block diagram illustrating the configuration of a
5 multiplexer/demultiplexer according to the present embodiment. In FIG. 1, the
multiplexer/demultiplexer includes input route 100, input selector 101, output
buffer 102, output selector 103, output routes 104-1 to -n, and buffer controller
105.

[0014] The input selector 101 receives a cell incoming from an ATM network
10 through the input route 100, detects a QoS class identifier added to the incoming
cell, which indicates the QoS class of the cell concerned, and then feeds the
detected QoS class identifier to the buffer controller 105. Also, based on the
address output from the buffer controller 105 according to the fed QoS class
identifier, the input selector 101 stores the above incoming cell into the output
15 buffer 102.

[0015] The output buffer 102 temporarily stores the cell stored by the input
selector 101, based on the address received from the buffer controller 105, until the
cell is read out by the output selector 103. Additionally, by the above temporary
storage, a cell arrival delay being produced under ATM network traffic conditions
20 is absorbed, which enables guarantee of each QoS class. Also, unlike the prior art,
the above output buffer 102 is commonly used to the entire QoS to be guaranteed
in the ATM network.

[0016] Based on predetermined traffic for each QoS class, the output selector 103
feeds to the buffer controller 105 the QoS class identifier of the cell for output.
25 Also, based on the address output from the buffer controller 105 according to the
fed QoS class identifier, the output selector 103 reads out the cell stored in the
output buffer 102, and outputs to a corresponding QoS output route 104-k (where,

k is any one of 1-n).

[0017] The buffer controller 105 allocates a use area for each QoS class in the output buffer 102, based on the maximum queue length capacity (maximum buffer capacity) for each QoS class determined from QoS class parameters (cell delay fluctuation, maximum cell transfer delay, cell loss rate, etc.) to be guaranteed in the ATM network concerned (here, QOSMEM 1-n shown in the figure represent image blocks each indicating the use area allocated for each QoS class). Further, when the QoS class identifier is fed from the input selector 101, an address in the use area, which is allocated to the QoS class indicated by the above identifier, and in which no cell has been stored, is output to the output buffer 102. Meanwhile, when the QoS class identifier is fed from the output selector 103, an address in which a cell has been stored earliest into the use area allocated to the QoS indicated by the identifier is output to the output buffer 102. Additionally, according to the present embodiment, though a functional block for determining the maximum queue length from the QoS parameters is omitted in the figure, such the functional block may be provided inside the buffer controller 105, or, needless to say, may be provided outside the buffer controller 105.

[0024] Here, when performing modification (including the concepts of addition and deletion) of the QoS class content to be guaranteed after suspending the system operation once, the buffer controller 105 reallocates the use area for each QoS class in the output buffer 102, based on the maximum queue length of each QoS determined from the content of each QoS class after the modification.

[0025] Also, when modifying the QoS class content to be guaranteed without suspending the system operation, and when the maximum queue length of the QoS to be modified is decreased or deleted, the buffer controller 105 reallocates the use area by decreasing or deleting only the use area allocated to the QoS concerned.

Meanwhile, when the maximum queue length of the QoS to be modified is increased or added, if the area to be increased or added is smaller than the unused area of the output buffer 102 at the time of the above modification, the buffer controller 105 reallocates the use area by increasing or adding only the use area for

5 the QoS to be modified.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-201150
(P2000-201150A)

(43) 公開日 平成12年7月18日 (2000.7.18)

(51) Int.Cl.⁷

H 0 4 L 12/28

識別記号

F I

H 0 4 L 11/20

ターム(参考)

F 5 K 0 3 0

9 A 0 0 1

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願平11-295

(22) 出願日 平成11年1月5日 (1999.1.5)

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 土田 知弘

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(74) 代理人 100090620

弁理士 工藤 宣幸

Fターム(参考) 5K030 GA05 HA10 HB18 HC01 JA01

KA01 KA03 KX02 KX13 LC06

LC08 MA13 MB15

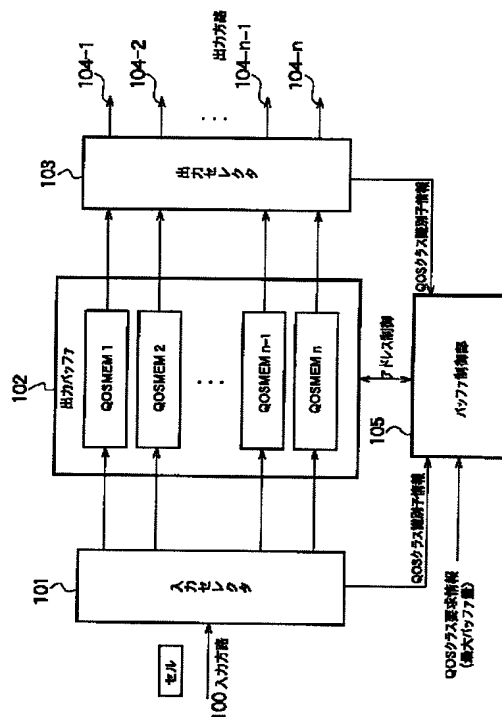
9A001 CC07 CC09 CZ02 LZ02

(54) 【発明の名称】 多重分離装置

(57) 【要約】

【課題】 構成ハード量が少なく、保証するサービス種類の変更に柔軟に適應できる多重分離装置を提供する。

【解決手段】 本発明は、所定の複数クラスのQOSを保証するATMネットワークから到来するセルを、QOSクラス別に多重分離する多重分離装置において、保証する各QOSクラスの最大キュー長の容量に基づいて、出力バッファ102における各QOSクラスの使用領域を割り振り、また、QOSクラスの内容を変更する場合には変更後のQOSクラスの内容に基づいてその使用領域を割り振りし直し、この割り振った各QOSクラスの使用領域に基づいて、到来したセルの書き込み及び読み出しアドレスを出力するバッファ制御部105と、バッファ制御部105からのアドレスに基づいて、保証する全てのQOSクラスの到来セルを共通にバッファリングする出力バッファ102とを有する



【特許請求の範囲】

【請求項 1】 入力方路から到来したセルをサービス種類別に分離してバッファリングし、バッファリングしたセルをサービス種類毎の出力方路に出力する多重分離装置において、

到来セルをバッファリングする各サービス種類共通のバッファ手段と、

各サービス種類毎の到来済セル又は到来予定セルの量的情報に基づいて、上記バッファ手段の使用領域を各サービス種類毎にダイナミックに設定する使用領域設定手段と、

到来セルからそのセルのサービス種類を検出し、上記使用領域設定手段が設定したそのサービス種類の上記バッファ手段の使用領域のうち、セルが格納されていない領域に到来セルを書き込むセル書込手段と、

上記使用領域設定手段が設定した上記バッファ手段の各サービス種類の使用領域から、その使用領域に格納されているセルのうち最も先に書き込まれたセルを読み出し、各サービス種類毎に出力するセル読出手段とを有することを特徴とする多重分離装置。

【請求項 2】 各サービス種類毎の到来済セル又は到来予定セルの量的情報から、各サービス種類の最大キュー長を決定する最大キュー長決定手段を有し、

上記使用領域設定手段は、上記最大キュー長決定手段が決定した最大キュー長の容量に基づいて、上記バッファ手段の各サービス種類の使用領域を設定することを特徴とする請求項 1 に記載の多重分離装置。

【請求項 3】 上記使用領域設定手段は、各サービス種類の使用領域を上記バッファ手段のどのアドレス領域に設定しているかを示すアドレスマップレジスタを有することを特徴とする請求項 1 又は 2 に記載の多重分離装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は多重分離装置に関し、例えば、所定の複数クラスのサービス品質（QOS: Quality Of Service）を保証する ATM（Asynchronous Transfer Mode）ネットワークから到来するセルを、QOS クラス別に多重分離する装置に適用して好適なものである。

【0002】

【従来の技術】 所定の複数クラスの QOS を保証する ATM ネットワークから到来するセルを、QOS クラス別に多重分離する装置としては、従来、図 2 に示すような出力バッファ型の構成からなるものがある。以下、図 2 を参照しながら、この従来の多重分離装置について簡単に説明する。

【0003】 図 2 において、ネットワークから入力方路 200 を介して到来したセルは入力セクタ 201 に与えられ、入力セクタ 201 では、この到来セルに付さ

れているこのセルの QOS クラスを示す QOS クラス識別子が検出されると共に、検出した QOS クラス識別子に対応する出力バッファ 202-k（k は 1～n のいずれか）に到来セルが書き込まれる。なお、出力バッファ 202-1～n は、予めこの ATM ネットワークが保証する QOS のクラス毎に、そのクラスの内容に応じた容量で設けられている。

【0004】 一方、同様に QOS クラス毎に設けられている出力制御部 203-1～n では、予めクラス毎に定められているトラヒックに基づいて、対応する出力バッファ 202-1～n に書き込まれたセルが読み出され、そのセルが対応する出力方路 204-1～n に出力されることになる。

【0005】 このように、出力バッファ 202-1～n では、入力セクタ 201 によって書き込まれたセルが、対応する出力制御部 203-1～n によって読み出されるまで一時的に格納され、この一時的な格納によって、ATM ネットワークのトラヒック状況により生じるセル到着の遅延が吸収されて、より一般的な表現をする、セルの正常転送を妨げる様々な要因に対して、各セルの QOS を満足する制御が実施され、各クラスの QOS が保証されることになる。

【0006】

【発明が解決しようとする課題】 ところで、最近のネットワークの広帯域化やサービスの向上などに伴い、ネットワークが保証する QOS クラスの設定に、新たな追加や変更が生じてきている。

【0007】 しかしながら、従来の多重分離装置では、以下に説明するように、このような QOS クラスの追加や変更柔軟に適応できないという課題があった。

【0008】 例えば、従来の多重分離装置において新たな QOS クラスを追加する場合、そのクラス専用の出力バッファ及び出力制御部を追加して再構成しなければならない。さらに、新たに追加するクラスが多い場合には、クラスそれぞれに出力バッファ及び出力制御部を設けるので、構成ハード量が多くなってしまう。

【0009】 また、QOS クラスを変更する場合であっても、変更によって出力バッファにバッファリングする容量が増加し、予め設けた出力バッファの容量を越えてしまったときには、同様にそのクラス専用の出力バッファを追加構成するか大容量のものに変更しなければならない。また、その容量が多ければ構成ハード量が多くなってしまふ。一方、QOS クラスを変更してバッファリングする容量が減少したときであっても、その減少によって使用されない領域が生じるので、バッファ容量が無駄になってしまう。勿論、QOS を削除した場合であっても同様に無駄になってしまう。

【0010】 そのため、構成ハード量が少なく、保証するサービスの種類の変更（以下、この「変更」を、前述とは異なり、設定の変更だけではなく追加及び削除も含

む概念として用いる)に柔軟に適應できる多重分離装置が求められていた。

【0011】

【課題を解決するための手段】かかる課題を解決するため、本発明は、入力方路から到来したセルをサービス種類別に分離してバッファリングし、バッファリングしたセルをサービス種類毎の出力方路に出力する多重分離装置において、(1)到来セルをバッファリングする各サービス種類共通のバッファ手段と、(2)各サービス種類毎の到来済セル又は到来予定セルの量的情報に基づいて、バッファ手段の使用領域を各サービス種類毎にダイナミックに設定する使用領域設定手段と、(3)到来セルからそのセルのサービス種類を検出し、使用領域設定手段が設定したそのサービス種類の上記バッファ手段の使用領域のうち、セルが格納されていない領域に到来セルを書き込むセル書込手段と、(4)使用領域設定手段が設定したバッファ手段の各サービス種類の使用領域から、その使用領域に格納されているセルのうち最も先に書き込まれたセルを読み出し、各サービス種類毎に出力するセル読出手段とを有することを特徴とする。

【0012】

【発明の実施の形態】以下、本発明による多重分離装置を、所定の複数クラスのQOSを保証するATMネットワークから到来するセルを、QOSクラス別に多重分離する装置に適用した一実施形態について、図面を参照しながら詳述する。

【0013】(A) 構成の説明

図1は、この実施形態の多重分離装置の構成を示すブロック図である。図1において、この多重分離装置は、入力方路100と、入力セクタ101と、出力バッファ102と、出力セクタ103と、出力方路104-1〜nと、バッファ制御部105とを有する。

【0014】入力セクタ101は、ATMネットワークから入力方路100を介して到来したセルを受け取り、この到来セルに付されているこのセルのQOSクラスを示すQOSクラス識別子を検出して、検出したQOSクラス識別子をバッファ制御部105に与えるものである。また、与えたQOSクラス識別子によってバッファ制御部105から出力されるアドレスに基づいて、この到来セルを出力バッファ102に書き込むものである。

【0015】出力バッファ102は、バッファ制御部105からのアドレスに基づいて、入力セクタ101によって書き込まれるセルを、出力セクタ103によって読み出されるまで、一時的に格納するものである。なお、この一時的な格納によって、ATMネットワークのトラヒック状況により生じるセル到着の遅延が吸収され、各QOSクラスが保証されることになる。また、この出力バッファ102は、従来技術とは異なり、このATMネットワークで保証する全てのQOSで共通に用い

られるものである。

【0016】出力セクタ103は、予め各QOSクラス毎に定められたトラヒックに基づき、出力するセルのQOSクラス識別子をバッファ制御部105に与えるものである。また、与えたQOSクラス識別子によってバッファ制御部105から出力されるアドレスに基づいて、出力バッファ102に書き込まれているセルを読み出し、対応するQOSの出力方路104-k(kは1〜nのいずれか)に出力するものである。

【0017】バッファ制御部105は、このATMネットワークで保証するQOSクラスのパラメータ(セル遅延変動、最大セル転送遅延、セル損失率など)から決定される各QOSクラス毎の最大キュー長(最大バッファ量)の容量に基づき、出力バッファ102の各QOSクラスの使用領域を割り振る(なお、図中のQOSMEM1〜nが各QOS毎に割り振られた使用領域を示すイメージブロックである)ものである。また、入力セクタ101からQOSクラス識別子が与えられると、その識別子が示すQOSクラスに割り振った使用領域でセルが書き込まれていないアドレスを出力バッファ102に出力し、一方、出力セクタ103からQOSクラス識別子が与えられると、その識別子が示すQOSに割り振った使用領域で最も先に書き込まれたセルのアドレスを出力バッファ102に出力するものである。なお、この実施形態では、QOSパラメータから最大キュー長を決定する機能ブロックの図示を省略しているが、このような機能ブロックをバッファ制御部105内に設けても良いし、勿論バッファ制御部105外に設けても良い。

【0018】さらに、図3を参照しながら、バッファ制御部105の詳細構成について説明する。図3に示すように、バッファ制御部105は、各QOSクラスの使用領域を出力バッファ102のどここのアドレス領域に設定しているかを示すアドレスマップレジスタ106と、与えられた最大バッファ量に基づいて各QOSクラスに割り振る領域をアドレスマップレジスタ106に設定する最大バッファ量設定部107と、入力セクタ101からQOSクラス識別子が与えられると、アドレスマップレジスタ106を参照して、その識別子が示すQOSクラスに割り振られた使用領域でセルが書き込まれていないアドレスを出力バッファ102へ出力する書き込み制御部108と、出力セクタ103からQOSクラス識別子が与えられると、アドレスマップレジスタ106を参照して、その識別子が示すQOSに割り振られた使用領域で最も先に書き込まれたセルのアドレスを出力バッファ102へ出力する読み出し制御部109とからなる。

【0019】(B) 動作の説明

以上のような構成を有する多重分離装置の動作について、図1を参照しながら説明する。

【0020】まず、システム運用前においては、バッフ

ァ制御部 105 では、この ATM ネットワークで保証する QOS クラスの内容から決定される各 QOS クラスの最大キュー長の容量に基づいて、出力バッファ 102 における各 QOS クラスの使用領域が割り振られる。

【0021】ここで、システムが運用され、入力方路 100 からセルが到来すると、入力セクタ 101 では、この到来セルに付されている QOS クラス識別子が検出されてバッファ制御部 105 に与えられ、バッファ制御部 105 においてこの QOS クラス識別子が示す QOS クラスに割り振った使用領域でセルが書き込まれていないアドレスが出力され、この出力アドレスに基づいて出力バッファ 102 に到来セルが書き込まれる。

【0022】一方、出力セクタ 103 では、予め各 QOS 毎に定められたトラヒックに基づいて、出力するセルの QOS クラス識別子がバッファ制御部 105 に与えられ、バッファ制御部 105 においてこの QOS クラス識別子が示す QOS クラスに割り振った使用領域で最も先に書き込まれたセルのアドレスが出力され、この出力アドレスに基づいて出力バッファ 102 からセルが読み出され、対応する出力方路 104-k (k は 1~n のいずれか) に出力されることになる。

【0023】従って、出力バッファ 102 では、バッファ制御部 105 で各 QOS クラス毎に割り振られた使用領域に基づいて、このネットワークで保証する全ての QOS クラスのセルが共通にバッファリングされることになる。

【0024】ここで、システムの運用を一旦停止して、保証する QOS クラスの内容を変更（追加及び削除の概念を含む）する場合には、バッファ制御部 105 で、変更後の各 QOS クラスの内容から決定される各 QOS の最大キュー長に基づいて、出力バッファ 102 における各 QOS クラスの使用領域が割り振りし直されることになる。

【0025】また、システムの運用を停止することなく、保証する QOS を変更する場合には、バッファ制御部 105 で、変更する QOS の最大キュー長が減少する又は削除されるときには、その QOS に割り振った使用領域のみを減少又は削除することによって、使用領域を割り振り直す。一方、変更する QOS の最大キュー長が増加する又は追加されるときには、その時点の出力バッファ 102 の未使用領域よりも増加又は追加する領域のほうが小さければ、その変更する QOS の使用領域のみを増加又は追加することによって、使用領域を割り振り直す。

【0026】なお、割り振りのし直し後のシステム運用中の動作については、割り振りし直した出力バッファ 102 の使用領域が用いられること以外は、前述した動作と同様であるので説明を省略する。

【0027】(C) 効果の説明

以上のように、この実施形態によれば、(1) 保証する

QOS クラスのパラメータから決定される各 QOS 毎の最大キュー長の容量に基づいて、出力バッファ 102 における各 QOS クラスの使用領域を割り振り、また、QOS クラスの内容を変更する場合には変更後の QOS クラスの内容に基づいてその使用領域を割り振りし直し、この割り振った各 QOS クラスの使用領域に基づいて、到来したセルの書き込み及び読み出しアドレスを出力するバッファ制御部 105 と、(2) バッファ制御部 105 からのアドレスに基づいて、保証する全ての QOS クラスの到来セルを共通にバッファリングする出力バッファ 102 とを有するので、出力バッファ型のハード構成の大きさを変更することなく、出力バッファ 102 のバッファ量の範囲内で任意に、共有バッファ型と同様に柔軟なバッファ量の調整制御を容易に実現し、保証する QOS クラスの変更柔軟に適用できることになる。

【0028】(D) 他の実施形態

なお、上記一実施形態では、所定の複数クラスの QOS を保証する ATM ネットワークから到来するセルを QOS クラス別に多重分離する装置に本発明を適用したものを示したが、ATM ネットワークに限定することなく、所定の複数クラスの QOS を保証する多重伝送システムであっても勿論本発明を適用できる。また、QOS クラスに限定することなく、バッファリングする量に関係する複数種類のサービスを保証する場合であっても、同様に本発明を適用できる。

【0029】また、上記一実施形態では、多重分離後の後段の構成については特に説明はしなかったが、例えば、QOS 別に処理制御する装置に接続されるものであっても良いし、また、再び多重装置に接続されて全体としてシェーピング装置を構成するものであっても良い。

【0030】

【発明の効果】以上のように、本発明によれば、(1) 到来セルをバッファリングする各サービス種類共通のバッファ手段と、(2) 各サービス種類毎の到来済セル又は到来予定セルの量的情報に基づいて、バッファ手段の使用領域を各サービス種類毎にダイナミックに設定する使用領域設定手段と、(3) 到来セルからそのセルのサービス種類を検出し、使用領域設定手段が設定したそのサービス種類の上記バッファ手段の使用領域のうち、セルが格納されていない領域に到来セルを書き込むセル書込手段と、(4) 使用領域設定手段が設定したバッファ手段の各サービス種類の使用領域から、その使用領域に格納されているセルのうち最も先に書き込まれたセルを読み出し、各サービス種類毎に出力するセル読出手段とを有するので、各サービス種類毎にバッファ手段及び出力制御手段を設けることなく構成ハード量が少なくなり、また、バッファ手段の容量の範囲内で任意に、各サービス種類の使用領域の調整制御を容易に実現し、保証するサービス種類の内容の変更に柔軟に適用できるようになる。

【図面の簡単な説明】

【図 1】一実施形態の多重分離装置の構成を示すブロック図である。

【図 2】従来の多重分離装置の構成を示すブロック図である。

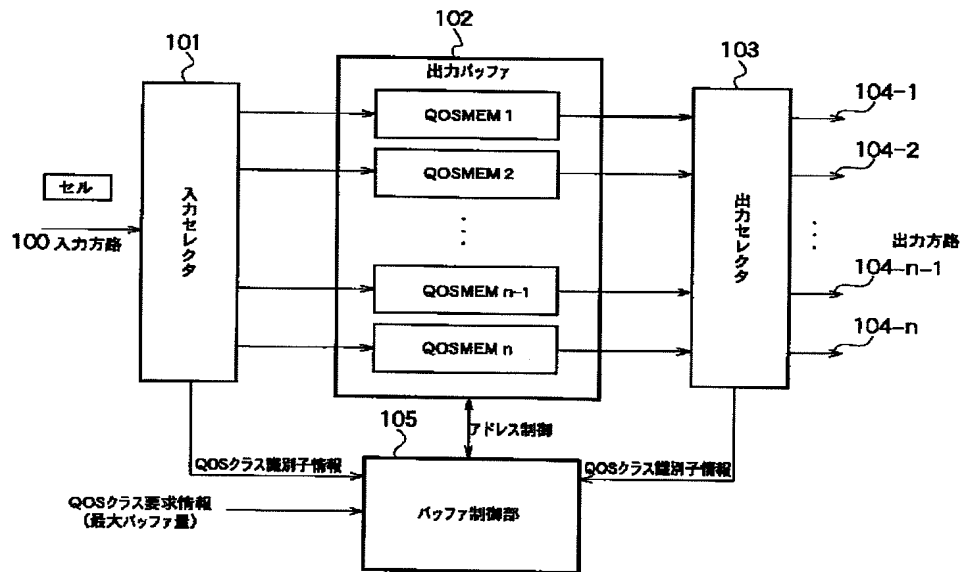
* 【図 3】一実施形態のバッファ制御部 105 の詳細構成を示すブロック図である。

【符号の説明】

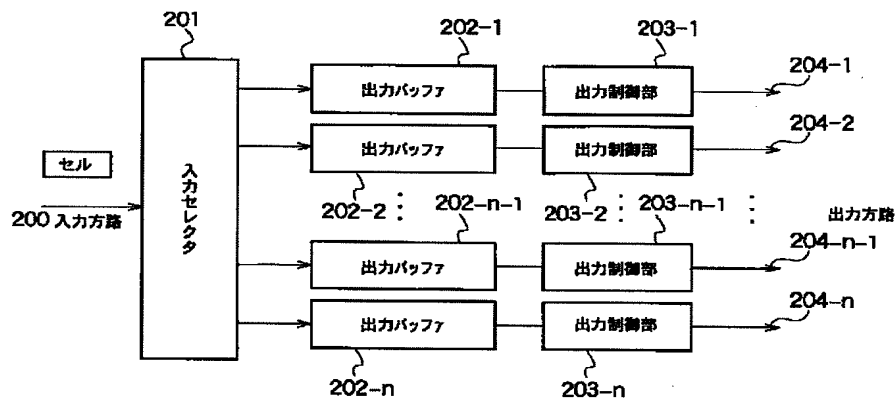
102…出力バッファ、105…バッファ制御部。

*

【図 1】



【図 2】



【図3】

